

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-035592

(43)Date of publication of application : 02.02.2000

(51)Int.Cl.

G02F 1/136
G02F 1/1345
H01L 29/786

(21)Application number : 10-204626

(71)Applicant : ADVANCED DISPLAY INC

(22)Date of filing : 21.07.1998

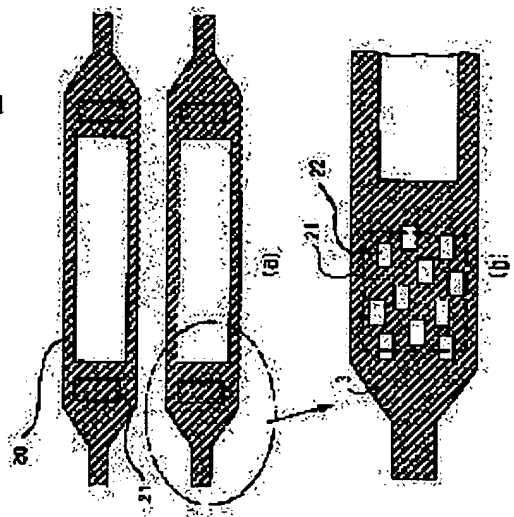
(72)Inventor : NOMI SHIGEAKI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent the disconnection of lower layer metallic wiring and to provide a liquid crystal display device having high reliability and high aperture ratio by forming a plurality of apertures in the lower layer metallic wiring of portions which are the contact regions of terminal parts.

SOLUTION: After a metallic film having small specific resistance is deposited by a sputtering method, etc., on the surface of a transparent insulating substrate 1, this metallic film is patterned by using a resist formed by a photomechanical process, by which gate electrodes and the lower layer metallic wiring are formed. At this time, a plurality of the apertures 22 of a rectangular shape are randomly formed at the lower layer metallic wiring 3 of the portion which is the contact region 21 of the terminal part 20. The expansion of the etched regions is suppressed by the apertures 22 formed in the lower layer metallic wiring 3 and the disconnection of the lower layer metallic wiring 3 may be prevented even if an etchant penetrates through the film defect parts of the gate insulating film in the contact region 21 of the terminal part 20 and etches the lower layer metallic wiring 3 consisting of Al or Al alloy.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-35592
(P2000-35592A)

(43) 公開日 平成12年2月2日 (2000. 2. 2)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 2 F 1/136	5 0 0	G 0 2 F 1/136	5 0 0 2 H 0 9 2
1/1345		1/1345	
H 0 1 L 29/786		H 0 1 L 29/78	6 1 2 C

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願平10-204626

(22) 出願日 平成10年7月21日 (1998. 7. 21)

(71) 出願人 595059056

株式会社アドバンスト・ディスプレイ
熊本県菊池郡西合志町御代志997番地

(72) 発明者 野海 茂昭

熊本県菊池郡西合志町御代志997番地 株
式会社アドバンスト・ディスプレイ内

(74) 代理人 100073759

弁理士 大岩 増雄

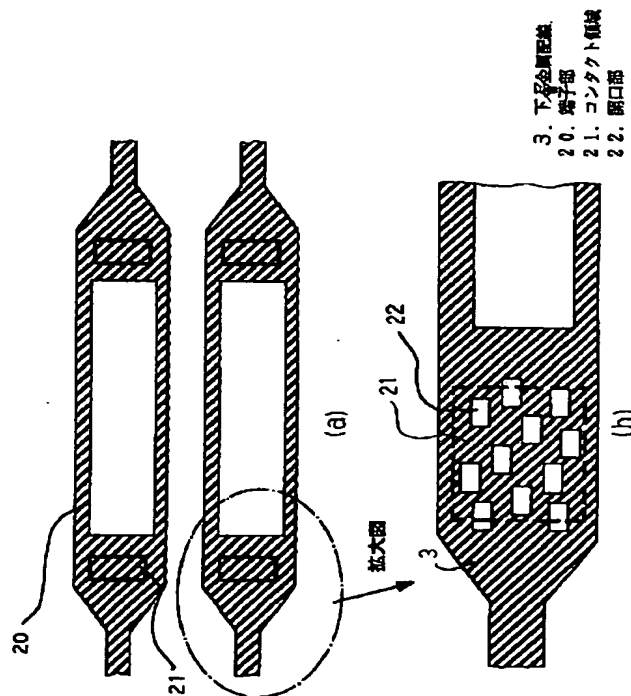
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 走査配線（ゲートバスライン）を比抵抗が小さい材料を用いて構成すると共に、T F Tアレイ基板の端子部における比抵抗が小さい材料を用いて形成された下層金属配線の後工程で用いられる薬液による腐食を防止して、信頼性の高いかつ高開口率の液晶表示装置を得る。

【解決手段】 T F Tアレイ基板の端子部20のコンタクト領域21となる部分の下層金属配線3に複数個の矩形状の開口部22をランダムに形成する。



【特許請求の範囲】

【請求項 1】 透明絶縁性基板と、

上記透明絶縁性基板にマトリクス状に配列されたスイッチング素子、このスイッチング素子と電氣的に接続された画素電極、およびこの画素電極の周りに形成された走査配線（ゲートバスライン）及び信号配線（ソースバスライン）からなる表示部と、

上記透明絶縁性基板上の上記表示部の周辺部に下層金属配線と、この下層金属配線と絶縁膜を介して形成された上層金属配線がコンタクトホールを介して接続するコンタクト領域を含む端子部とを有する第一の基板、

上記第一の基板と共に液晶材料を挾持する第二の基板を備え、

上記端子部のコンタクト領域となる部分の上記下層金属配線には、複数個の開口部が形成されていることを特徴とする液晶表示装置。

【請求項 2】 端子部のコンタクト領域となる部分の下層金属配線に形成された複数個の開口部は、ランダムに配置されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】 端子部のコンタクト領域となる部分の下層金属配線に形成された複数個の開口部は、上記端子部を断線させる方向と交差する方向に数列に配列されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 4】 端子部のコンタクト領域となる部分の下層金属配線に形成された複数個の開口部は、上記コンタクト領域の長さより長い長さを有するスリット形状であり、上記端子部を断線させる方向と交差する方向に配列されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 5】 端子部の下層金属配線は、A1 または A1 を主成分とする合金により形成されていることを特徴とする請求項 1 ～ 4 のいずれか一項記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶表示装置に関し、特に薄膜トランジスタ（以下、TFT と称する）をスイッチング素子として搭載したアクティブマトリクス型の液晶表示装置に関するものである。

【0002】

【従来の技術】図 7 は従来の低抵抗信号配線を有した TFT 型液晶表示装置の TFT を搭載した TFT アレイ基板の TFT 部および端子部の製造工程を示す断面図である。図において、1 はガラス基板等の透明絶縁性基板、2 は透明絶縁性基板 1 上に形成された A1 または A1 合金等の低抵抗金属からなるゲート電極、3 はゲート電極 2 から延長して形成された下層金属配線、4 は下層金属配線 3 上の端子取り出し領域を保護するために形成されたレジストパターン、5 および 6 はゲート電極 2 および

下層金属配線 3 の表面に形成された陽極酸化膜で、下層金属配線 3 上のレジストパターン 4 が形成された領域には陽極酸化膜 6 は形成されない。7 は陽極酸化膜 5、6 が形成されたゲート電極 2 および下層金属配線 3 上の全面に形成されたシリコン窒化膜からなるゲート絶縁膜、8 はゲート絶縁膜 7 を介してゲート電極 2 上に形成されたアモルファスシリコン膜からなる半導体層、9 は半導体層 8 上に形成された n⁺ 型アモルファスシリコン膜からなるコンタクト層、10 は ITO 膜からなる画素電極、11 は下層金属配線 3 上のゲート絶縁膜 7 に形成された端子取り出し用のコンタクトホール、12 はコンタクト層 9 上に形成されたソース・ドレイン電極、13 はソース・ドレイン電極 12 形成と同時に形成された端子取り出し配線、14 はコンタクト層 9 を選択的にエッチングして形成されたチャンネル部、15 は上記構成要素を覆うように形成されたパッシベーション膜である。

【0003】図 8 は、図 7 に示す従来の TFT 型液晶表示装置の TFT アレイ基板を示す概略平面図、図 9 は図 8 の端子部を拡大した平面図、図 10、図 11 は図 9 の端子部の製造工程を示す平面図である。図において、16 は TFT および画素電極がマトリクス状に配列形成された表示部、17 はゲート端子、18 はソース端子、19 は陽極酸化用ショートパターン、20 はゲート端子 17 またはソース端子 18 を拡大して示した端子部、21 は端子部 20 に形成されたコンタクト領域で、図 7 におけるゲート絶縁膜 7 に形成された端子取り出し用のコンタクトホール 11 を介しての下層金属配線 3 と端子取り出し配線 13 とのコンタクト部分である。

【0004】次に、従来の TFT を搭載した TFT アレイ基板の製造方法を図 7、図 10 および図 11 に沿って説明する。まず、図 7 (a) に示すように、透明絶縁性基板 1 上に A1 または A1 合金等の比抵抗が小さい金属による単層膜を成膜した後、レジストを用いてパターンニングし、ゲート電極 2 および下層金属配線 3 を形成する。次に、図 7 (b) および図 10 (a) に示すように、下層金属配線 3 上の端子取り出し領域を保護するためにレジストパターン 4 を形成後、レジストパターン 4 に覆われていない部分のゲート電極 2 および下層金属配線 3 の表面層を選択的に陽極酸化処理して、陽極酸化膜 5、6 を形成する。次に、レジストパターン 4 を除去後、プラズマ CVD 法によりゲート絶縁膜 7 となるシリコン窒化膜、アモルファスシリコン膜、n⁺ 型アモルファスシリコン膜を順次成膜した後、レジストを用いてアモルファスシリコン膜および n⁺ 型アモルファスシリコン膜をパターンニングし、ゲート電極 2 の上方に TFT 部の半導体層 8 およびコンタクト層 9 を形成する（図 7 (c)、図 10 (b)）。

【0005】次に、図 7 (d) および図 10 (c) に示すように、ITO を成膜した後、レジストを用いてパターンニングし、画素電極 10 を形成する。次に、図 7

(e) および図10(d)に示すように、端子取り出し領域のゲート絶縁膜7をエッチングして端子取り出し用のコンタクトホール11を形成する。次に、図7(f)および図11(a)に示すように、Cr等を成膜した後、レジストを用いてパターンニングし、ソース・ドレイン電極12および端子取り出し配線13を形成する。このとき、端子取り出し配線13はコンタクトホール11を介して下層金属配線3と電気的に接続される。続けて、ドライエッチング法によりソース・ドレイン電極12に覆われていない部分のn⁺型アモルファスシリコン膜(コンタクト層9)をエッチングしてチャネル部14を形成する。最後に、図7(g)および図11(b)に示すように、TFT部を保護するためにシリコン窒化膜等からなるパッシベーション膜15を形成する。

【0006】

【発明が解決しようとする課題】以上のように、従来のTFT型液晶表示装置のTFTアレイ基板においては、走査配線(ゲートバスライン)を微細化して高開口率の液晶表示装置を得るために、比抵抗が小さいA1を主成分とする材料を用いて形成した低抵抗信号配線を有しているが、低抵抗信号配線を構成するA1またはA1合金は耐薬品性に乏しく、また、画素電極10形成時(図7(d)および図10(c))には、端子部20のコンタクト領域21の下層金属配線3はゲート絶縁膜7に覆われているだけなので、このゲート絶縁膜7にピンホール等の膜欠損部が存在した場合、画素電極10を構成するITO膜のパターンニングに用いられるエッチング液が、ゲート絶縁膜7の膜欠損部を通して浸透し、図12に示すように、端子部20のコンタクト領域21のA1またはA1合金からなる下層金属配線3に腐食領域23を形成し、下層金属配線3を断線させたり、下層金属配線3と端子取り出し配線13とのコンタクトを阻害するなどの問題があった。

【0007】この発明は、上記のような問題点を解消するためになされたもので、走査配線(ゲートバスライン)を比抵抗が小さい材料を用いて構成すると共に、TFTアレイ基板の端子部における比抵抗が小さい材料を用いて形成された下層金属配線の断線を防止して、信頼性の高いかつ高開口率の液晶表示装置を得ることを目的とする。

【0008】

【課題を解決するための手段】この発明に係わる液晶表示装置は、透明絶縁性基板と、透明絶縁性基板の中央部にマトリクス状に配列されたスイッチング素子、このスイッチング素子と電気的に接続された画素電極およびこの画素電極の周りに形成された走査配線(ゲートバスライン)及び信号配線(ソースバスライン)からなる表示部と、透明絶縁性基板上の表示部の周辺部に下層金属配線と、この下層金属配線と絶縁膜を介して形成された上層金属配線がコンタクトホールを介して接続するコンタ

クト領域を含む端子部とを有する第一の基板、および第一の基板と共に液晶材料を挟持する第二の基板を備え、端子部のコンタクト領域となる部分の下層金属配線には、複数個の開口部が形成されているものである。

【0009】また、端子部のコンタクト領域となる部分の下層金属配線に形成された複数個の開口部は、ランダムに配置されているものである。また、端子部のコンタクト領域となる部分の下層金属配線に形成された複数個の開口部は、端子部を断線させる方向と交差する方向に数列に配列されているものである。また、端子部のコンタクト領域となる部分の下層金属配線に形成された複数個の開口部は、コンタクト領域の長さより長い長さを有するスリット形状であり、端子部を断線させる方向と交差する方向に配列されているものである。また、端子部の下層金属配線は、A1またはA1を主成分とする合金により形成されているものである。

【0010】

【発明の実施の形態】実施の形態1. 以下、この発明の一実施の形態である液晶表示装置を図に基づいて説明する。図1は本発明の実施の形態1による液晶表示装置のTFTアレイ基板のTFT部および端子部の製造工程を示す断面図である。図において、1はガラス基板等の透明絶縁性基板、2は透明絶縁性基板1上に形成されたA1またはA1合金等の低抵抗金属からなるゲート電極、3はゲート電極2から延長して形成された下層金属配線、4は下層金属配線3上の端子取り出し領域を保護するために形成されたレジストパターン、5および6はゲート電極2および下層金属配線3の表面に形成された陽極酸化膜で、下層金属配線3上のレジストパターン4が形成された領域には陽極酸化膜6は形成されない。7は陽極酸化膜5、6が形成されたゲート電極2および下層金属配線3上の全面に形成されたシリコン窒化膜からなるゲート絶縁膜、8はゲート絶縁膜7を介してゲート電極2の上方に形成されたアモルファスシリコン膜等からなる半導体層、9は半導体層8上に形成されたn⁺型アモルファスシリコン膜からなるコンタクト層、10はITO膜からなる画素電極、11は下層金属配線3上のゲート絶縁膜7に形成された端子取り出し用のコンタクトホール、12はコンタクト層9上に形成されたソース・ドレイン電極、13はソース・ドレイン電極12形成と同時に形成された端子取り出し配線、14はコンタクト層9を選択的にエッチングして形成されたチャネル部、15は上記構成要素を覆うように形成されたパッシベーション膜である。

【0011】図2は、図1に示す液晶表示装置のTFTアレイ基板の概略平面図、図3は図2の端子部を拡大した図で、(a)は端子部の概略平面図、(b)は端子部を構成する下層金属配線の拡大平面図である。図において、16はTFTおよび画素電極がマトリクス状に配列形成された表示部、17はゲート端子、18はソース端

子、19は陽極酸化用ショートパターン、20はゲート端子17またはソース端子18を拡大して示した端子部、21は端子部20に形成されたコンタクト領域で、図1におけるゲート絶縁膜7に形成された端子取り出し用のコンタクトホール11を介しての下層金属配線3と端子取り出し配線13とのコンタクト部分である。22は端子部20の下層金属配線3に形成された開口部である。

【0012】次に、本実施の形態による液晶表示装置のTFTアレレイ基板の製造方法を説明する。まず、図1

(a)に示すように、透明絶縁性基板1の表面に例えばCuを0.2重量%含有したAl（以下、Al-0.2wt%Cuと記載）膜のような比抵抗が小さい金属膜をスパッタ法等により約270nm成膜した後、写真製版法により形成したレジストを用いてパターンニングし、ゲート電極2および下層金属配線3を形成する。このとき、図3（b）に示すように、端子部20のコンタクト領域21となる部分の下層金属配線3に複数の矩形形状の開口部22をランダムに形成する。また、Al膜のエッチングにはリン酸、酢酸および硝酸を主成分とするエッチング液を用いるが、予めリン酸、酢酸および硝酸の組成を検討して、Al膜のエッチング端面をテーパ形状に形成することにより、上層に形成される膜の被覆性を向上できる。

【0013】次に、下層金属配線3上の端子取り出し領域を保護するためにレジストパターン4を形成した後、ゲート電極2および下層金属配線3と電氣的に短絡したショートパターン19を用い、レジストパターン4に覆われていない部分のゲート電極2および下層金属配線3の表面層を選択的に陽極酸化処理して陽極酸化膜5および6を形成する（図1（b））。このとき、レジストパターン4に覆われている部分には陽極酸化膜は形成されないため、後工程において、端子取り出し領域の陽極酸化膜を除去する工程が不要となる。その後、レジストパターン4を除去する。

【0014】次に、プラズマCVD法によりゲート絶縁膜7となるシリコン窒化膜を約370nm、アモルファスシリコン膜を約120nm、不純物がドーパされたn⁺型アモルファスシリコン膜を約30nm順次成膜した後、写真製版法により形成したレジストを用いて、アモルファスシリコン膜およびn⁺型アモルファスシリコン膜を同時にパターンニングし、ゲート電極2の上方にTFT部の半導体層8およびコンタクト層9を形成する（図1（c））。次に、図1（d）に示すように、透明導電膜としてITO膜をスパッタ法等により約100nm成膜した後、写真製版法により形成したレジストを用いてパターンニングし、画素電極10を形成する。次に、図1（e）に示すように、端子取り出し領域のゲート絶縁膜7をドライエッチング法によりエッチングして、端子取り出し用のコンタクトホール11を形成する。

【0015】次に、図1（f）に示すように、ソース・ドレイン電極12およびソースバスライン（図示せず）を形成するために、まずスパッタ法等により、最下層にコンタクト層9を構成するn⁺型アモルファスシリコン膜および画素電極10を構成するITO膜とオーミックコンタクト性が良好なCr膜を約100nm、中間層に比抵抗が小さいAl-0.2wt%Cu膜を約300nm、最上層にCr膜を約50nm連続して三層膜を形成する。次に写真製版法により形成したレジストを用いて三層膜を順次パターンニングし、ソース・ドレイン電極12および端子取り出し配線13を形成する。このとき、端子取り出し配線（上層金属配線）13は端子取り出し用のコンタクトホール11を介して下層金属配線3と電氣的に接続される。続けて、ドライエッチング法によりソース・ドレイン電極12に覆われていない部分のn⁺型アモルファスシリコン膜（コンタクト層9）をエッチングしてチャネル部14を形成する。

【0016】最後に、図1（g）に示すように、TFT部を保護するために、プラズマCVD法等によりシリコン窒化膜を約500nm成膜し、パッシベーション膜15を形成する。以上の工程により形成されたTFTアレレイ基板と、他の透明絶縁性基板上に遮光膜、対向電極等が形成された対向基板の表面に配向膜を形成後対向させ、この間に液晶材料を注入してシール材で封入することにより液晶表示装置を構成する。

【0017】本実施の形態による液晶表示装置のTFTアレレイ基板においては、画素電極10形成時に、画素電極10を構成するITO膜のパターンニングに用いられるエッチング液が、図4に示すように、端子部20のコンタクト領域21においてゲート絶縁膜7の膜欠損部を通して浸透し、AlまたはAl合金からなる下層金属配線3を腐食した場合においても、下層金属配線3に形成された開口部22により腐食領域23が拡大するのを抑制でき、下層金属配線3の断線を防止することができる。

【0018】この発明によれば、TFTアレレイ基板の端子部20のコンタクト領域21となる部分の下層金属配線3に複数の矩形形状の開口部22をランダムに形成することにより、画素電極10を構成するITO膜のパターンニングに用いられるエッチング液が、ゲート絶縁膜7の膜欠損部を通して浸透した場合でも、エッチング液による下層金属配線3の腐食領域23が拡大するのを抑制でき、下層金属配線3の断線を防止できる。

【0019】実施の形態2. 実施の形態1では、TFTアレレイ基板の端子部20のコンタクト領域21となる部分の下層金属配線3に複数の矩形形状の開口部22をランダムに形成したが、図5（a）に示すように、下層金属配線3に形成される複数の矩形形状の開口部22を端子部20を断線させる方向と交差する方向に数列に配列することにより、画素電極10を構成するITO膜のパターンニングに用いられるエッチング液が、ゲート絶縁膜

7

7の膜欠損部を通して浸透した場合でも、図5(b)に示すように、エッチング液による下層金属配線3の腐食領域23をより小さい範囲内で留めることができる。

【0020】実施の形態3。実施の形態2では、TFTアレイ基板の端子部20のコンタクト領域21となる部分の下層金属配線3に複数の矩形状の開口部22を端子部20を断線させる方向と交差する方向に配列形成したが、図6(a)に示すように、下層金属配線3に形成する開口部をコンタクト領域21の長さより長い長さを有する複数本のスリット状開口部24とし、端子部20を断線させる方向と交差する方向に配列することにより、画素電極10を構成するITO膜のパターニングに用いられるエッチング液が、ゲート絶縁膜7の膜欠損部を通して浸透した場合でも、図6(b)に示すように、エッチング液による下層金属配線3の腐食領域23を二本のスリット状開口部24の間で留めることができる。

【0021】

【発明の効果】以上のように、この発明によれば、走査配線（ゲートバスライン）を比抵抗が小さい材料を用いて構成すると共に、TFTアレイ基板の端子部のコンタクト領域となる部分の下層金属配線に複数の矩形状の開口部を形成することにより、画素電極を構成するITO膜のパターニングに用いられるエッチング液が、下層金属配線を被覆する絶縁膜の膜欠損部を通して浸透した場合に、エッチング液による下層金属配線の腐食領域が拡大するのを抑制でき、下層金属配線の断線を防止して、信頼性の高いかつ高開口率の液晶表示装置を得ることができる。また、TFTアレイ基板の端子部のコンタクト領域となる部分の下層金属配線に形成される開口部を、コンタクト領域の長さより長い長さを有する複数本のスリット状開口部とし、端子部を断線させる方向と交差する方向に配列することにより、下層金属配線を被覆する絶縁膜の膜欠損部を通して画素電極を構成するITO膜に対するエッチング液が浸透した場合においても、エッチング液による下層金属配線の腐食領域をより小さい範囲内に留めることができる。

【図面の簡単な説明】

*

8

*【図1】 この発明の実施の形態1による液晶表示装置のTFTアレイ基板の製造工程を示す断面図である。

【図2】 この発明の実施の形態1による液晶表示装置のTFTアレイ基板を示す概略平面図である。

【図3】 この発明の実施の形態1による液晶表示装置のTFTアレイ基板の端子部を示す平面図である。

【図4】 この発明の実施の形態1による液晶表示装置の効果の説明するための平面図である。

【図5】 この発明の実施の形態2による液晶表示装置のTFTアレイ基板の端子部の構造および本実施の形態による効果を説明するための平面図である。

【図6】 この発明の実施の形態3による液晶表示装置のTFTアレイ基板の端子部の構造および本実施の形態による効果を説明するための平面図である。

【図7】 従来のこの種液晶表示装置のTFTアレイ基板の製造工程を示す断面図である。

【図8】 従来の液晶表示装置のTFTアレイ基板を示す概略平面図である。

【図9】 従来の液晶表示装置のTFTアレイ基板の端子部を示す平面図である。

【図10】 従来の液晶表示装置のTFTアレイ基板の端子部の製造工程を示す平面図である。

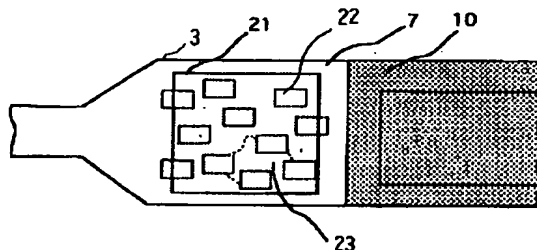
【図11】 従来の液晶表示装置のTFTアレイ基板の端子部の製造工程を示す平面図である。

【図12】 従来の液晶表示装置における問題点を示す平面図である。

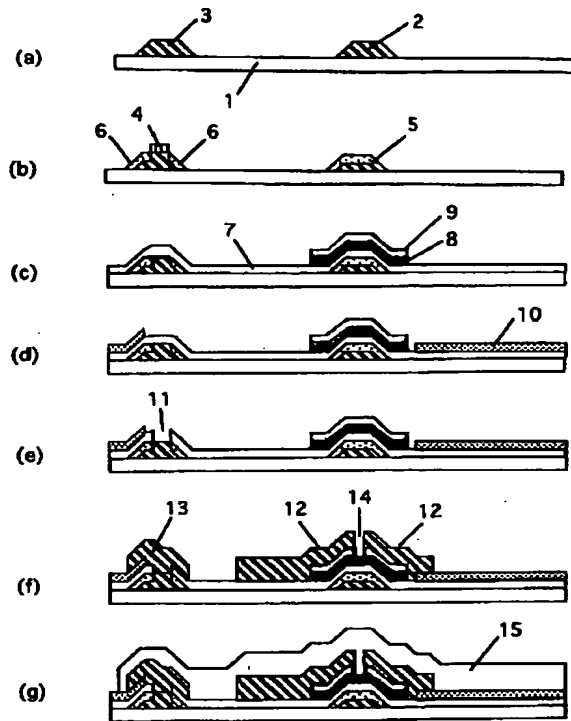
【符号の説明】

1 透明絶縁性基板、2 ゲート電極、3 下層金属配線、4 レジストパターン、5、6 陽極酸化膜、7 ゲート絶縁膜、8 半導体層、9 コンタクト層、10 画素電極、11 コンタクトホール、12 ソース・ドレイン電極、13 端子取り出し配線、14 チャネル部、15 パッシベーション膜、16 表示部、17 ゲート端子、18 ソース端子、19 陽極酸化用シヨートパターン、20 端子部、21 コンタクト領域、22 矩形状開口部、23 腐食領域、24 スリット状開口部。

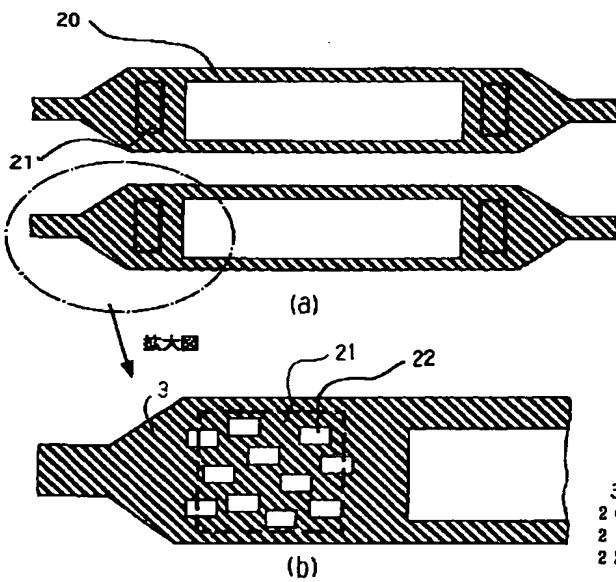
【図4】



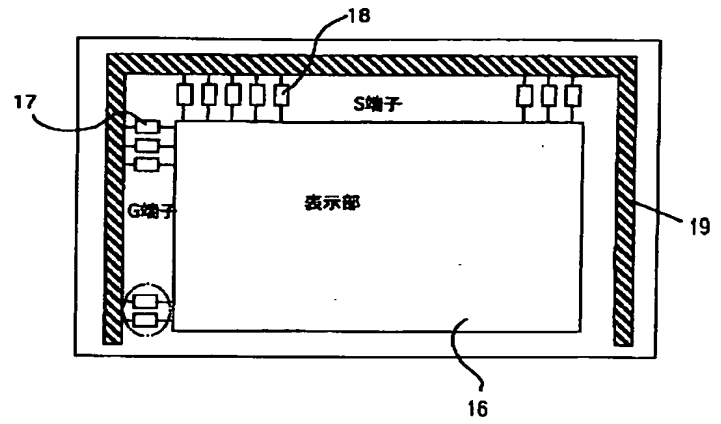
【図 1】



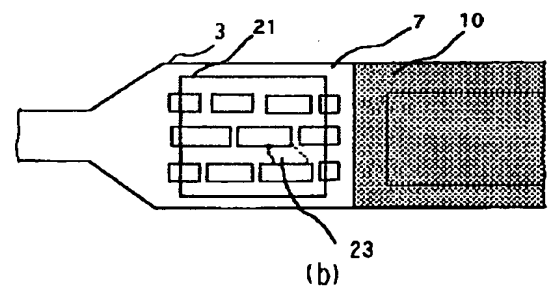
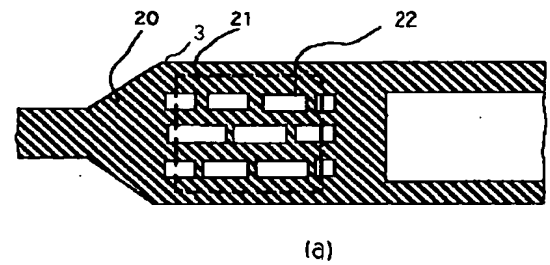
【図 3】



【図 2】

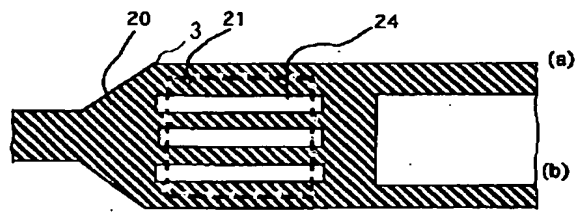


【図 5】

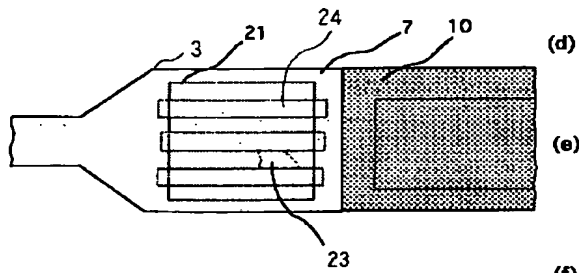


3. 下層金属配線
20. 絶縁部
21. コンタクト領域
22. 開口部

【図 6】

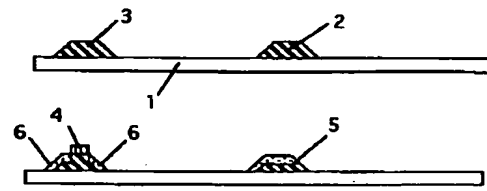


(a)



(b)

【図 7】



(c)



(d)



(e)



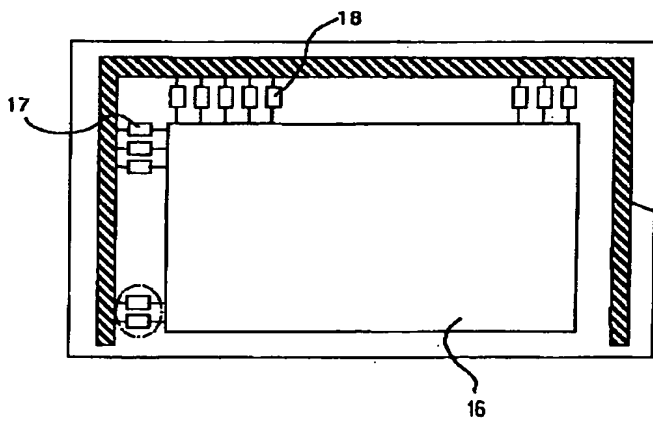
(f)



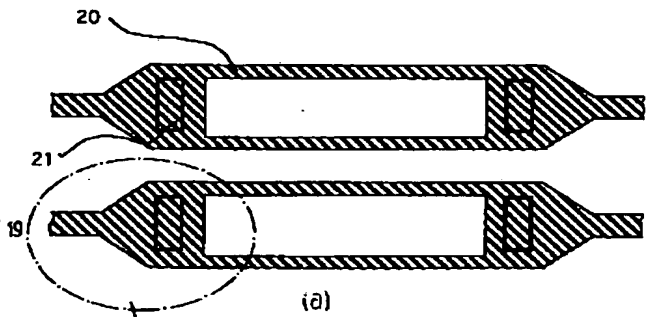
(g)



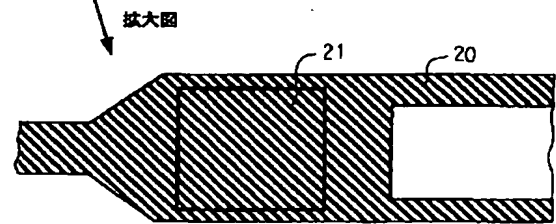
【図 8】



【図 9】

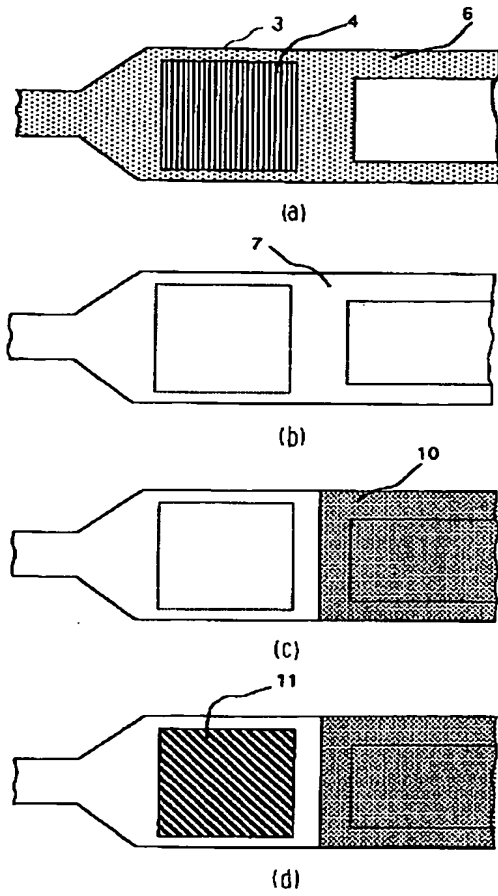


(a)

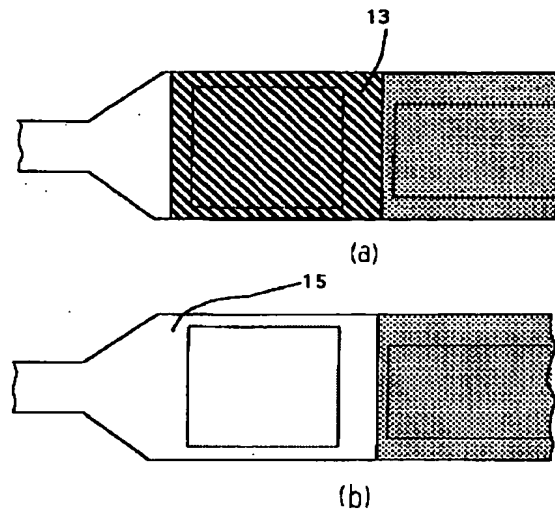


(b)

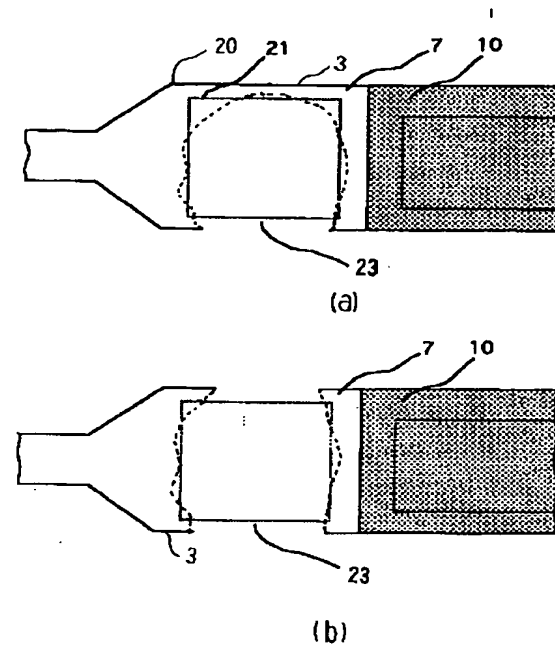
【図 10】



【図 11】



【図 12】



フロントページの続き

F ターム(参考) 2H092 JA26 JA29 JA33 JA35 JA38
JA39 JA42 JA43 JA44 JA47
JB13 JB23 JB27 JB32 JB33
JB36 JB38 JB54 JB56 JB63
JB69 JB79 KA05 KA07 KA12
KA16 KA18 KA22 KB05 KB14
KB23 KB24 MA05 MA08 MA14
MA15 MA16 MA18 MA19 MA20
MA24 MA27 MA34 MA35 MA37
MA41 NA14 NA15 NA25 NA27
NA28 NA29 PA06